

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10327003 A**(43) Date of publication of application: **08.12.98**

(51) Int. Cl.

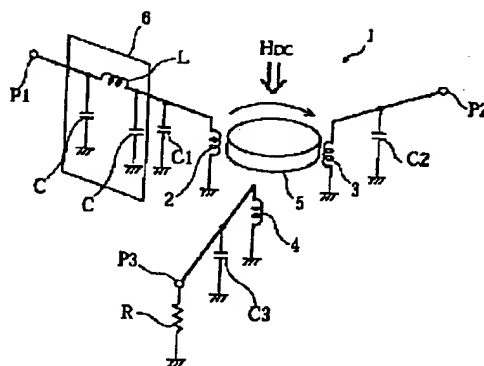
**H01P 1/383****H01P 1/36****H04B 1/04**(21) Application number: **10033005**(22) Date of filing: **16.02.98**(30) Priority: **21.03.97 JP 09 68217**(71) Applicant: **MURATA MFG CO LTD**(72) Inventor:  
**MAKINO TOSHIHIRO**  
**MASUDA AKITO**  
**KAWANAMI TAKASHI**  
**ASHIDA YOSHIHIKO**(54) **IRREVERSIBLE CIRCUIT ELEMENT AND  
COMPOSITE ELECTRONIC COMPONENT**

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To provide an irreversible circuit element which eliminates increase in a loss and a narrow frequency band in the case of setting to a low power supply voltage.

**SOLUTION:** Relating to an isolator (irreversible circuit element) where plural center electrodes 2-4 are placed in crossing, a ferrite 5 is placed at the crossing part and a DC magnetic field HDC is applied to the ferrite 5, an impedance converter 6 is added to any of ports P1 of the center electrodes 2-4 to set an impedance  $Z_i$  to be  $2 < Z_i < 12.5$  ohms.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (J P) (12) 公開特許公報 (A) (11) 特許出願公開番号  
特開平10-327003  
(43) 公開日 平成10年(1998)12月8日

(51) Int. Cl.	識別記号	特許請求の範囲
H01P 1/383	H01P 1/383	A
H01P 1/36	H01P 1/36	A
H04B 1/04	H04B 1/04	B

(21) 出願番号	特開平10-33005
(22) 出願日	平成10年(1998)2月16日
(31) 優先権主張番号	特開平9-68217
(32) 優先日	平9(1997)3月21日
(33) 優先権主張国	日本 (J P)

(71) 出願人	00000231 株式会社村田製作所
(72) 発明者	牧野 敏弘 京都府長岡京市天神2丁目25番10号
(72) 発明者	増田 昭人 京都府長岡京市天神2丁目25番10号
(72) 発明者	川俣 崇 京都府長岡京市天神2丁目25番10号
(74) 代理人	弁理士 下村 勇 株式会社村田製作所内

(54) [発明の名称] 非可逆回路素子及び複合電子部品

(57) [要約]  
[課題] 低電圧に設定する場合の損失の増大、及び周波数の広帯域を回避できる非可逆回路素子を提供する。  
[解決手段] 複数の中心電極を2～4を交差させて配置し、該交差部分にフェライト5を配置するとともに直流磁界HDCを印加するようにしたアイソレータ1（非可逆回路素子）において、上記中心電極2～4の何れか1つのポートP1にインピーダンス変換回路2～4を付加し、入力インピーダンスZiを2<Zi<12.5Ωに設定する。

一体化

[発明の詳細な説明]

50

〔0007〕一方、上記携帯電話機の小形化、軽量化に

値となっている。

〔0006〕上記アイソレータ27は負荷インピーダンスの変化にかかわらず入力インピーダンスが安定であることから、アンテナからの反射を吸収して整合状態を改善する機能を有している。これにより上記線形増幅器の効率の低下、あるいは入出力線形性の劣化を防止している。また上記線形増幅器20の入力及び出力の特性インピーダンスは50Ωで設計するのが一般的であり、アイソレータ27においても入力インピーダンスは一般に50Ωに設定されており、これは高周波部品における標準値となっている。

〔0005〕このようないくつかの問題を解消するために、上記線形増幅器20とアンテナ28との間に集中定数型のアイソレータ27を挿入する。このアイソレータは、図8に示すように、3つの中心電極30～32を互いに所定間隔ごとに交差させて配置し、該交差部分にフェライト33を配置するとともに、直流磁界HDCを印加するように構成されており、上記中心電極32のポートP3に終端抵抗Rが接続されている。

〔0004〕ところで、上記高効率線形増幅器は、負荷インピーダンスの変化の影響を受け易い特性を持っている。即ち、増幅の高効率化は負荷インピーダンスが望ましい値で一定の場合にのみ発揮される。例えば、アンテナのように入力インピーダンスの変化が大きい負荷を上記線形増幅器に直接接続すると、増幅器の効率が低下したり、入出力線形性が劣化したりするという問題が生じたり、その結果、送信電力増幅部での電力消費量が増加して電池の放電が進み、隣接チャネル・隣接周波数に妨害波が発生してしまう場合がある。さらに変調器のた

〔0003〕このようないくつかの問題を解消するために、上記線形増幅器20を接続配置した構造となっている。

〔0002〕従来の技術〕最近、携帯電話機の移動通信機器分野では、1/4πQPSKやCDMAといった帯域利用効率の高いデジタル変調方式を採用した通信機器が採用されている。このデジタル通信機器においては、図9に示すように、送信電力増幅部に線形増幅器20が採用されている。これは入力整合回路21、1段目増幅素子22、2段目増幅素子23、2段目増幅素子24、出力整合回路25を接続配置した構造となっている。

〔0001〕〔発明の属する技術分野〕本発明は、マイクロ波帯で使用する非可逆回路素子、例えば集中定数型のアイソレータ、サークキュレータに関する。

(2) 特許請求の範囲

〔請求項1〕複数の中心電極を交差させて配置し、該交差部分にフェライトを配置するとともに直流磁界を印加するようにした非可逆回路素子において、上記中心電極の何れか1つのポートの入力及び出力インピーダンスZiを2<Zi<12.5Ωに設定したことを特徴とする非可逆回路素子。

〔請求項2〕複数の中心電極を交差させて配置し、該交差部分にフェライトを配置するとともに直流磁界を印加するようにした非可逆回路素子において、上記中心電極の何れか1つのポートにインピーダンス変換回路を付加し、該ポートの入力インピーダンスZiを2<Zi<12.5Ωに設定したことを特徴とする非可逆回路素子。

〔請求項3〕請求項2において、上記インピーダンス変換回路が付加されていない残りのポートの1つに終端抵抗を接続してアイソレータとしたことを特徴とする非可逆回路素子。

〔請求項4〕請求項2又は3において、上記インピーダンス変換回路が、C-L-Cのπ型回路網により構成されていることを特徴とする非可逆回路素子。  
〔請求項5〕請求項4において、上記C-L-Cのπ型回路網のカットオフ周波数fcが0.75×f<fc<2×fとなるように設定されていることを特徴とする非可逆回路素子。  
〔請求項6〕請求項2又は3において、上記インピーダンス変換回路が、L-C-Lのπ型回路網により構成されていることを特徴とする非可逆回路素子。  
〔請求項7〕請求項2又は3において、上記インピーダンス変換回路が、(2n-1)・λg/4 (nは自然数、λgは線路内波長)の分布定数トランスにより構成されていることを特徴とする非可逆回路素子。  
〔請求項8〕磁気回路を構成するヨーク内に、複数の中心電極を交差させて配置するとともに該交差部分にフェライトを配置してなる磁性組立体と、上記各中心電極のポートに接続された整合用コンデンサとを収めた非可逆回路素子において、上記中心電極の何れか1つのポートにインピーダンス変換回路を付加するとともに上記ヨーク内に内蔵し、該ポートの入力インピーダンスZiを2<Zi<12.5Ωに設定したことを特徴とする非可逆回路素子。  
〔請求項9〕請求項8において、上記インピーダンス変換回路が、ヨーク内に配設された非可逆回路構成部品に形成されていることを特徴とする非可逆回路素子。  
〔請求項10〕請求項1ないし9の何れかの非可逆回路素子を送信電力増幅器の出力部に接続して1つのターミナルに接続し、表面実装用端子を有し、かつ6ボルト以下の電源電圧で動作することを特徴とする複合電子部品。





記請求項1と同様の効果が得られる。

【0071】請求項8の発明では、インピーダンス変換回路をヨーク内に内蔵したので、別回路を用いる場合のコスト上昇及び大型化を回避でき、小型化、低価格化に貢献できる効果がある。

【0072】請求項9の発明では、インピーダンス変換回路をヨーク内に配設された非可逆回路構成部品に形成したので、該部品を有効利用して形成でき、小型化、軽量化に貢献できる効果がある。

【0073】請求項10の発明では、6ボルト以下の電源電圧で動作する送信電力増幅器内に非可逆回路素子を一体に内蔵したので、回路構成を簡単にできるとともに、小型化に貢献できる効果があり、またライン幅を広く設定でき、整合不良の発生を防止できる効果がある。

【図面の簡単な説明】

【図1】請求項1～5の発明の一実施形態による集中定数型アイソレータの等価回路図である。

【図2】上記アイソレータが採用された送信電力増幅器の構成図である。

【図3】サーキュレータに適用した場合の等価回路図である。

【図4】請求項6の発明の一実施形態による集中定数型サーキュレータの等価回路図である。

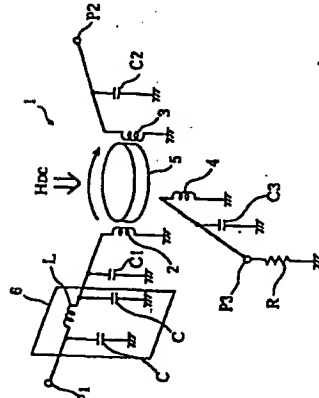
【図5】請求項7の発明の一実施形態による集中定数型サーキュレータの等価回路図である。

【図6】請求項10の発明の一実施形態によるアイソレータを内蔵した送信電力増幅器（複合電子部品）の構成図である。

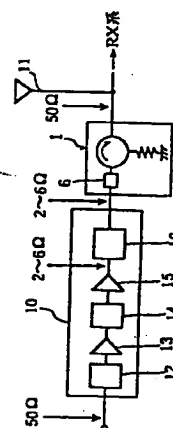
【図7】上記送信電力増幅器の分解斜視図である。

【図8】一般的なアイソレータの等価回路図である。 \* 30 C1～C3

【図1】

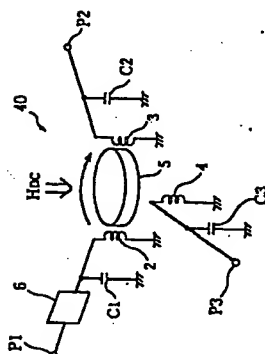


【図2】

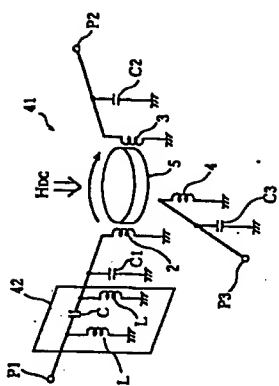


11779795 成分 142  
除 され 生 ず 413 28

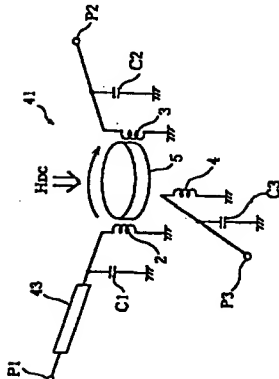
【図3】



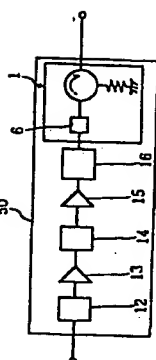
【図4】



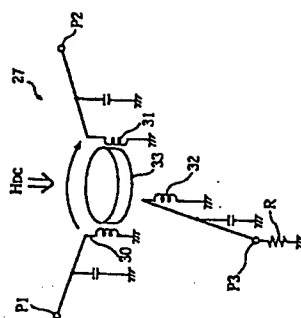
【図5】



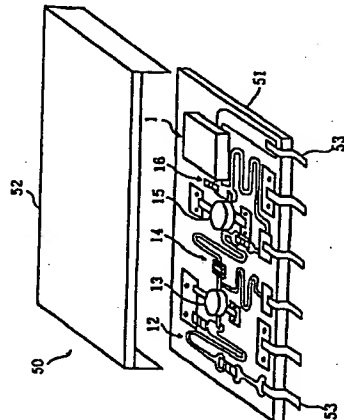
【図6】



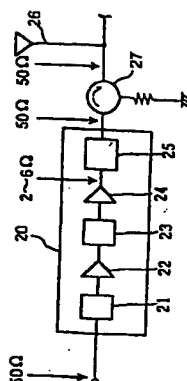
【図8】



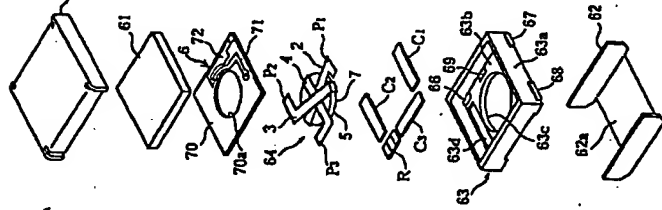
【図7】



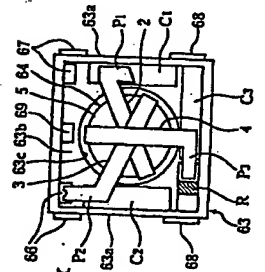
【図9】



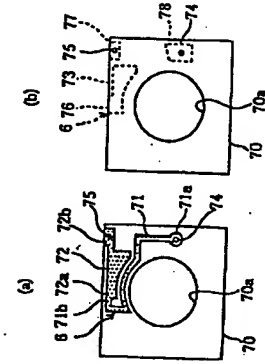
【図10】



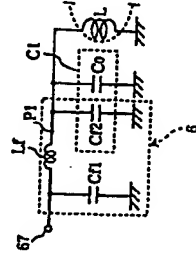
【図11】



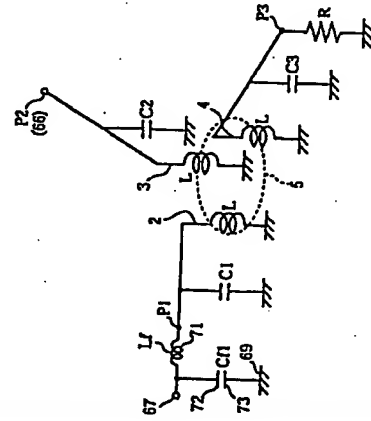
【図12】



【図14】



【図13】



フロントページの続き

(77)発明者 芦田 良彦

京都府長岡京市天神2丁目26番10号 株式会社村田製作所内